

**ESKİŐEHİR TEKNİK ÜNİVERSİTESİ**  
**HAVACILIK VE UZAY BİLİMLERİ FAKÜLTESİ**  
**HAVACILIK ELEKTRİK ELEKTRONİĐİ BÖLÜMÜ**

<b>Dersin Adı</b>	: HEE320 Sayısal Devreler II
<b>Laboratuvar Adı</b>	: Elektronik Laboratuvarı
<b>Deney Türü</b>	: Uygulama
<b>Uygulama Adı</b>	: Ardışıl Devreler / Flip – Flop
<b>Uygulama Süresi</b>	: 2 Ders Saati
<b>Başlangıç Tarihi</b>	: .../.../20..
<b>Bitiş Tarihi</b>	: .../.../20..

## **1. DENEY İLE İLGİLİ TEMEL BİLGİLER**

### **1.1. Sıralı Mantık**

#### **1.2.**

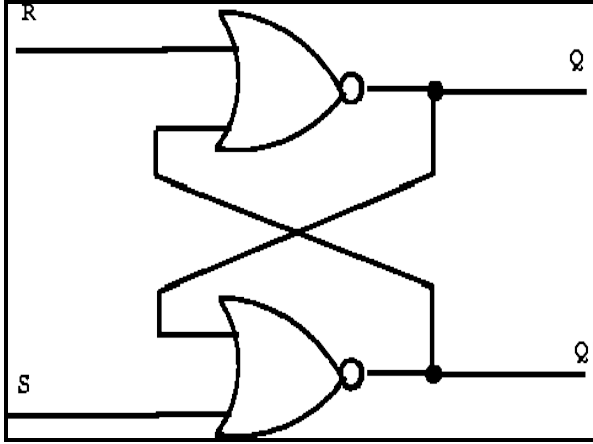
Her sayısal sistemde entegre devreler bulunsa da, pratikte rastlanan sistemlerin çoğunda sıralı mantık terimi ile adlandırılan bellek elemanları da vardır. Bellek elemanlarının, girişinde saat darbeleri kullanan sıralı devrelere ise saatli sıralı devreler denir. Bu devreler kararlı çalışmaktadır.

### **1.3. Flip- Flop' lar (FF)**

Sıralı devrelerde kullanılan bellek elemanlarına “flip-flop” denilmektedir. Bu devreler bir bitlik bilgi saklama yeteneğine sahiptirler. Flip – Flop'lar tek bir durum sinyali ile, ikili bir durumu devreye güç verildiği sürece korurlar.

### 1.2.1. RS Flip-Flop

Reset ve Set kelimelerinin ilk harflerinden ismini alan bu flip-flop çeşidinde, girişler R ve S çıkışlar ise Q ve onun değili olan  $\bar{Q}$  uçları olarak kodlanmıştır. Yani  $Q=1$  ise  $\bar{Q}=0$  veya  $Q=0$  ise  $\bar{Q}=1$  seviyesindedir.



Şekil 1: Veya Değil kapılarıyla RS FF

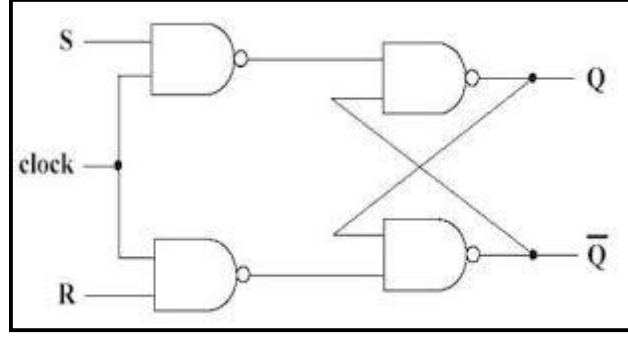
S	R	Q	$\bar{Q}$
0	0	Q	$\bar{Q}$
0	1	0	1
1	0	1	0
1	1	X	X

Tablo 1: RS FF Doğruluk Tablosu

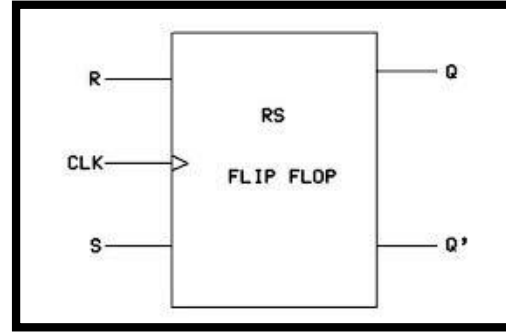
RS flip – flop’ lara tetikleme devresi ilave edilerek daha kullanışlı hale getirilmiştir. Bu durumda değişkenlerin çıkışa yansması için, R ve S girişlerine ek olarak tetikleme darbesi (Clock pulse) uygulanması gerekir. Tetikleme darbesi olarak logic 1 seviyesi kullanılır.

Q	S	R	Q <sub>(t+1)</sub>
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	Tanımsız
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	Tanımsız

Tablo 2: Tetiklemeli RS FF Doğruluk Tablosu



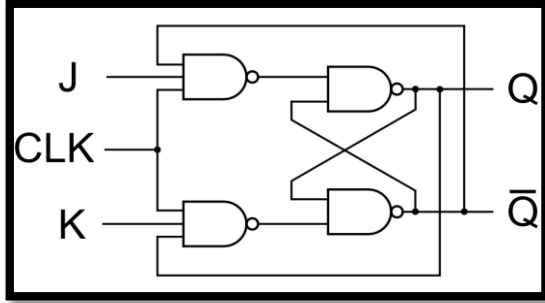
Şekil 2: Ve Değil Kapıları ile Tetiklemeli RS FF



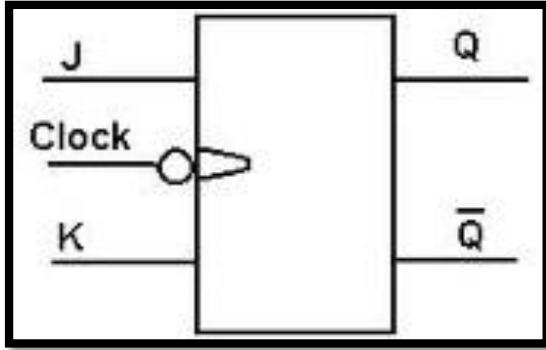
Şekil 3. Tetiklemeli RS FF Sembolü

### 1.2.2. J-K Flip-Flop

J-K flip-flopu, RS flip-flop' undaki tanımsızlık durumunu tanımlı hale getirecek şekilde geliştirilmiş türüdür. J ve K girişleri SET (kurma) ve RESET (silme) için kullanılır. (J= SET, K=RESET) J, K girişlerine aynı anda 1 uygulandığında çıkış değilleyen (eviren) durumuna geçer.  $Q_t = 1$  iken  $Q_{t+1} = 0$ ,  $Q_t = 0$  iken  $Q_{t+1} = 1$  olur.



Şekil 4: Ve Değil Kapıları ile Tetiklemeli J-K FF



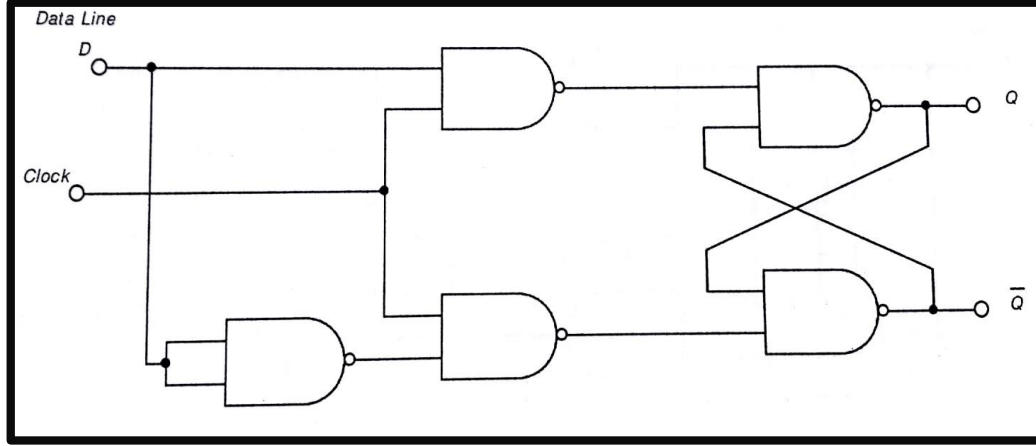
Şekil 5. Tetiklemeli J-K FF Sembolü

$Q_t$	$J$	$K$	$Q_{(t+1)}$
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

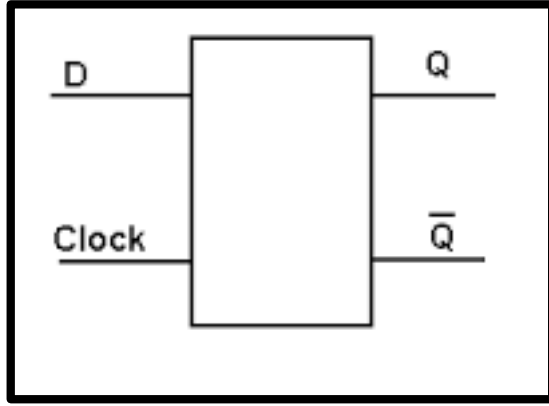
Tablo 3: Tetiklemeli J-K FF Doğruluk Tablosu

### 1.2.3. D (Data) Flip-Flop

D tipi flip- flop uygulamada bellek elemanı olarak kullanılmaktadır. Tetiklemeli R-S FF değiştirilerek elde edilmiştir. Giriş, D çıkışlar ise Q ve  $\bar{Q}$  uçları olarak belirlenmiştir. D girişine uygulanan sinyal, tetikleme darbesi varsa Q çıkışına aktarılır. Yani D=1 ise Q=1 ve  $\bar{Q}$ =0 olur. Eğer tetikleme yoksa çıkışlarda değişiklik olmaz eski durumlarını korurlar.



Şekil 6: Tetiklemeli D tipi FF



Şekil 7: D tipi FF Sembolü

$Q_t$	D	$Q_{t+1}$
0	0	0
0	1	1
1	0	0
1	1	1

Tablo 4: D tipi FF Doğruluk Tablosu

## 2. DENEYDE DİKKAT EDİLMESİ GEREKEN HUSUSLAR

- Yapılacak deneyler ve tarihleri, dersi veren öğretim elemanı tarafından duyurulur.
- Deney sırasında elektrik çarpmasına karşı tüm önlemlerin alındığından emin olunur.
- Devre montajı yaparken güç kaynağının kapalı olduğundan emin olunur.
- Devreye enerji vermeden önce yapılan bağlantıların doğruluğu kontrol edilir.
- Tüm bağlantıların doğruluğundan emin olunduktan sonra deneyden sorumlu öğretim elemanı gözetiminde devreye besleme gerilimi verilir. Eğer devre beklendiği gibi çalışmıyorsa hemen besleme gerilimi kapatılarak devre kontrol

edilir

- Devre üzerinde deęişiklik yapılırken (eleman ekleme/çıkarma, bağlantı deęiştirme) gerilim kaynağının kapalı olduğundan emin olunur.
- Diğer grupları rahatsız etmemek ve daha olumlu bir çalışma ortamı sağlamak için laboratuvarlarda mümkün olduğu kadar sessiz çalışılmalıdır.
- Laboratuvarlarda hiç bir şey yenilmez ve içilmez.

### **3. DENEY İÇİN ÖN GEREKLİLİKLER**

- Lojik kapı girişlerine sadece +5V DC ve 0V DC gerilim uygulanması gerektiği bilinmelidir.
- Lojik kapıların çıkışlarının +5V DC olduğu bilinmelidir.

### **4. UYGULAMANIN AMACI**

- Temel kapılar kullanarak Flip-Flop tasarlamak ve gerçekleştirmek.

### **5. UYGULAMANIN YAPILIŞI**

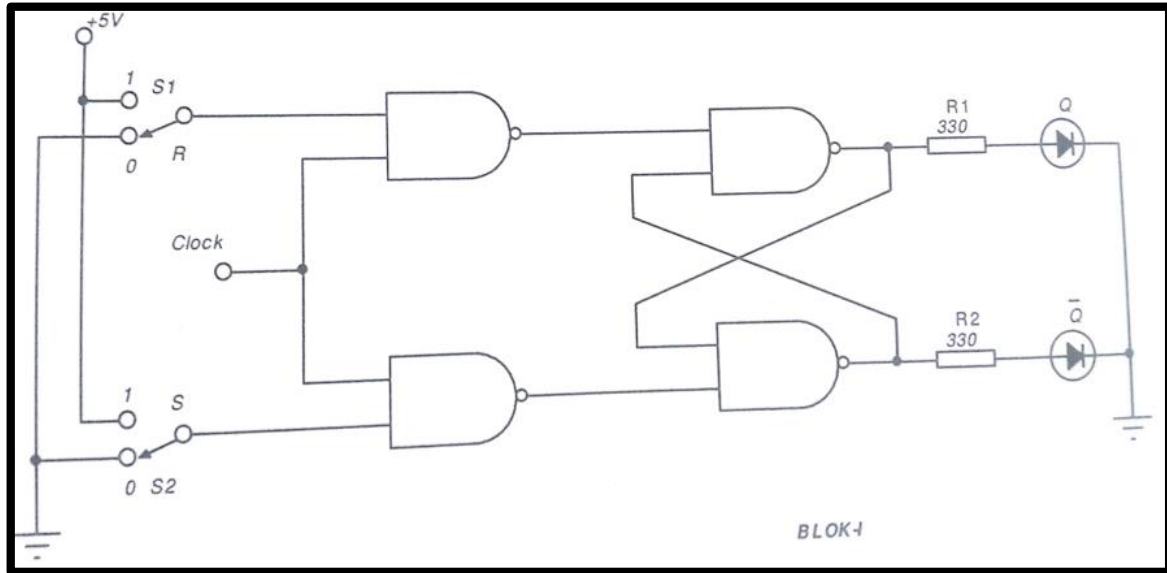
#### **A. R-S Flip-Flop**

1- BL-3001 modülünü ana üniteye yerleştirin ve I bloğunu bulunuz.

2- Ana üniteadaki anahtar ve LED leri kullanarak Şekil 8' deki devreyi kurunuz.

3-Blok H' daki 555 entegresi ile yapılmış olan kare dalga osilatör devresinden saat darbesi çıkışını Clock girişine uygulayın.

4- R, S girişlerini deęiştirerek Tablo 5' i doldurunuz.



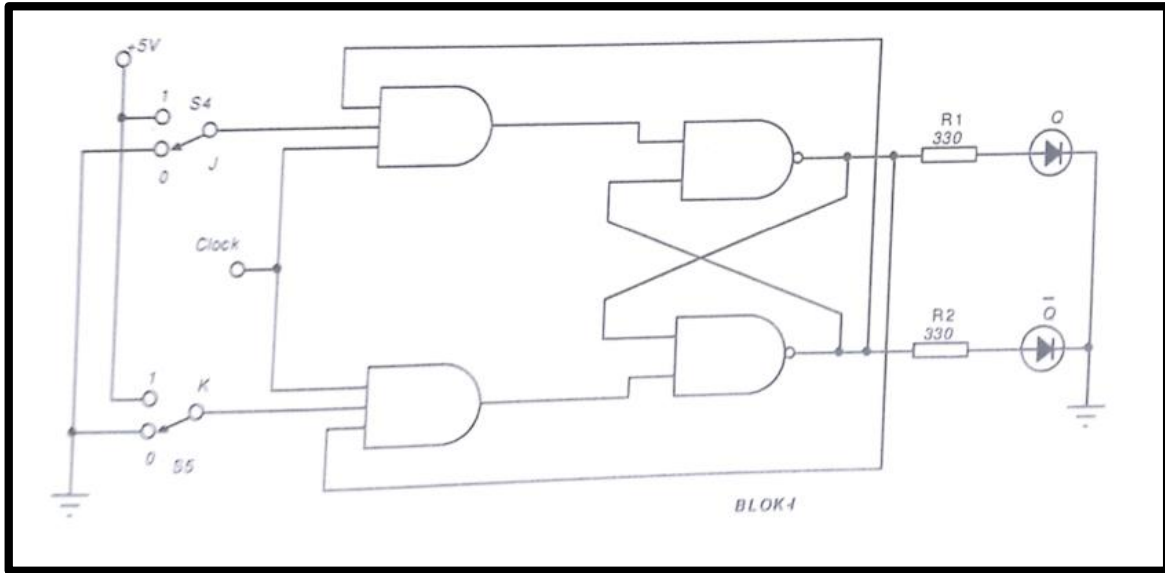
Şekil 8 : RS tipi FF

Clock	S	R	Q	$\bar{Q}$
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Tablo 5

## B. J-K FF

- 1- BL-3001 modülünü ana üniteye yerleştirin ve K bloğunu bulunuz.
- 2- Ana üniteadaki anahtar ve LED leri kullanarak Şekil 9'daki devreyi kurunuz.
- 3-Blok H' daki 555 entegresi ile yapılmış olan kare dalga osilatör devresinden saat darbesi çıkışını Clock girişine uygulayın.
- 4- S<sub>4</sub> anahtarını ile J, S<sub>5</sub> anahtarını ile K girişlerini değiştirerek çıkışları tablo haline getirin ve Tablo 3 ile karşılaştırınız.



Şekil 9. J-K FF

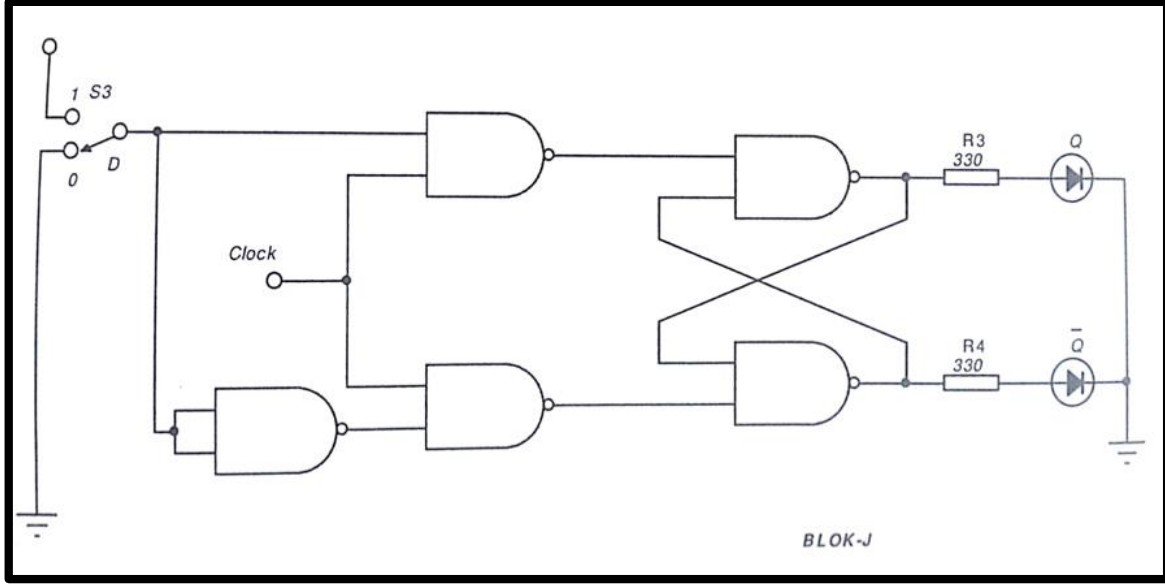
## C. D Tipi FF

- 1- BL-3001 modülünü ana üniteye yerleştirin ve J bloğunu bulunuz.
- 2- Ana üniteadaki anahtar ve LED leri kullanarak Şekil 10' daki devreyi kurunuz.
- 3-Blok H' daki 555 entegresi ile yapılmış olan kare dalga osilatör devresinden saat



darbesi çıkışını Clock girişine uygulayın.

4- Tablo 4 'de verilen Q ve D lojik değerleri için  $Q_t$  ve  $Q_{t+1}$  çıkışlarıyla tablo oluşturarak Tablo 4 ile kıyaslayınız.



Şekil 10 : D Tipi FF

## 6. DEĞERLENDİRME

### 6.1. Değerlendirme Formu

EVET

HAYIR

RS FF çalışma prensipleri anlaşıldı mı?		
JK FF çalışma prensipleri anlaşıldı mı?		
RS ve JK FF larının doğruluk tabloları arasındaki benzerlik ve farklar anlaşıldı mı?		
D FF çalışma prensipleri anlaşıldı mı?		
D FF için saydam (transparent) FF denmesinin nedeni anlaşıldı mı?		

**6.2. Deney hakkında öğrendiğiniz bilgileri ve deney hakkındaki fikirlerinizi bir sayfayı geçmeyecek şekilde yazınız.**

Öğrenci No:

Adı Soyadı:

Tarih:

İmza:

*"Hayır" cevaplarınız için ilgili öğretim elemanına başvurunuz!*