

ESKİŐEHİR TEKNİK ÜNİVERSİTESİ
HAVACILIK VE UZAY BİLİMLERİ FAKÜLTESİ
HEE/UGMB BÖLÜMLERİ

Dersin Adı	: HEE327 Temel Elektronik II
Laboratuar Adı	: Elektronik Laboratuvarı
Deney Türü	: Gözlem ve Uygulama
Uygulama Adı	: JFET Öngerilimlendirme
Uygulama Süresi	: 2 ders saati/grup
Başlangıç Tarihi	: .../.../20..
Bitiş Tarihi	: .../.../20..

1. DENEY İLE İLGİLİ TEMEL BİLGİLER

- **Teorik Ön Bilgi***
- **Deney Seti/Malzeme Listesi**
Gerilim kaynağı 0-30Vdc, 25mA
Multimetre
R1 220K Ω
R2 10K Ω
R3 4.7K Ω
R4 1.5K Ω
R5 1K Ω
2N5459 silikon N-kanallı JFET veya eşleniđi
Breadboard
- **Kaynaklar**
Practical Electricity&Electronics, Lab-Volt

2. DENEYDE DİKKAT EDİLMESİ GEREKEN HUSUSLAR:

- Yapılacak deneyler ve tarihleri, dersi veren öğretim elemanı tarafından duyurulur. Deney konuları ve tarihleri laboratuar girişine asılacak deney çizelgesinden takip edilebilir.
- Deneye gelmeden önce yapılacak deneyle ilgili dokümanlara çalışarak deneye gelinir.

*Konuya ilişkin detaylı bilgiler ders esnasında verilecektir. Öğrenciler deney föyünde yer alan ve ders sırasında verilen bilgilerden sorumludur.

- Deney sırasında elektrik çarpmasına karşı tüm önlemlerin alındığından emin olunması gerekir.
- Devre montajı yaparken güç kaynağının kapalı olduğundan emin olunur.
- Devreye enerji vermeden önce yapılan bağlantıların doğruluğu kontrol edilir.
- Tüm bağlantıların doğruluğundan emin olduktan sonra ilgili araştırma görevlisi gözetiminde devreye besleme gerilimi verilir. Eğer devre beklendiği gibi çalışmıyorsa hemen besleme gerilimi kapatılarak devre kontrol edilir.
- Devre üzerinde değişiklik yaparken (eleman ekleme/çıkarma, bağlantı değiştirme) gerilim kaynağının kapalı olduğundan emin olunur.
- Diğer grupları rahatsız etmemek ve daha olumlu bir çalışma ortamı sağlamak için laboratuarda mümkün olduğu kadar sessiz çalışılır.
- Laboratuarlarda hiç bir şey yenilmez ve içilmez.
- İlgili öğretim elemanından habersiz işlem yapılmaz.

3. DENEY İÇİN ÖN GEREKLİLİKLER:

- JFET transistörlerin yapısı bilinmelidir.
- JFET transistörlerin çalışma prensipleri ve çalışma koşulları bilinmelidir.
- JFET DC çalışma noktası gerilim ve akımlarının hesaplanması bilinmelidir.

4. UYGULAMANIN AMACI:

Deney sonunda öğrenci;

- 4.1. JFET transistörlerin yapısını incelemiş olacak, işleyiş prensiplerini gözlemlemiş olacaktır.
- 4.2. JFET'lerde kendinden öngerilimlendirilmiş (self biasing) devreyi gözlemlemiş olacaktır.
- 4.3. JFET'lerde gerilim bölücülü ön gerilimlendirilmiş devreyi incelemiş olacaktır.

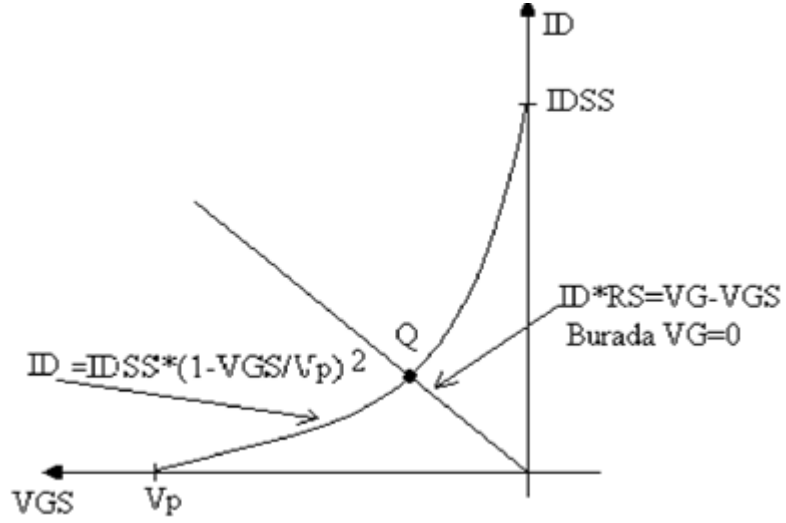
5. UYGULAMANIN YAPILIŞI:

BJT transistörlerin tam tersine FET'ler unipolar (tek kutuplu) olarak adlandırılırlar. Çünkü FET'in çalışması sırasında sadece tek bir tip yük taşıyıcısı kullanılır. N kanallı JFET transistörlerde gate-source gerilimi (V_{GS}) negatif olduğunda drain'den source'a bir iletim gerçekleşir. V_{GS} gerilimi 0V olduğunda G-D jonksiyonu ters polarize olur ve akım akmaz.

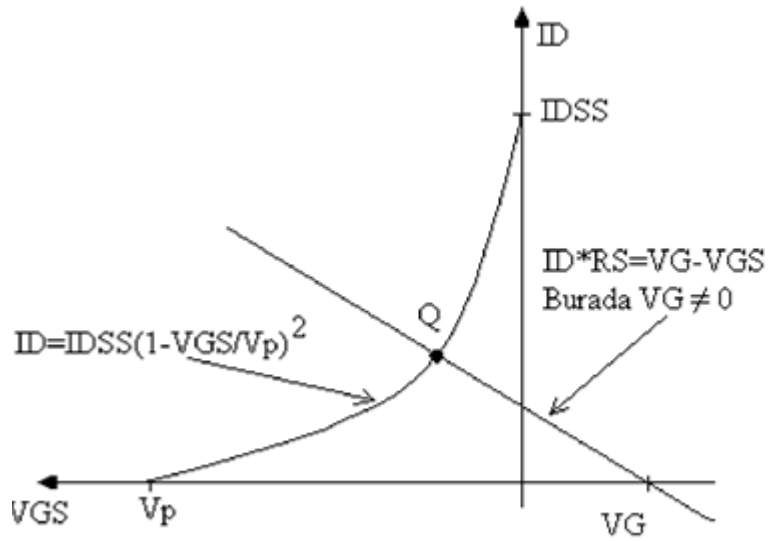
JFET transistörlerle ilgili ilginç bir nokta da BJT'nin tam tersine çıkış akımı I_D giriş gerilimi V_{GS} tarafından kontrol edilir. BJT emiteri ortak devreye geri dönersek çıkış akımı I_C giriş akımı I_B tarafından kontrol edilir.

Şekil 1'de (Şekil 4' te yer alan kendinden ön gerilimlendirilmiş devrenin) çıkış akımı I_D ile giriş gerilimi V_{GS} arasındaki ilişki gözükmektedir. Çalışma noktasındaki akım ve gerilimi hesaplayabilmek için öncelikle I_D ve V_{GS} 'nin max olabileceği değerlerin bilinmesi

gerekmektedir. Eğer $V_{GS} = 0V$ ise, I_D akımı max değerdedir ve I_{DSS} olarak adlandırılır.(Drain saturasyon akımı) Eğer V_{GS} gerilimi artırılırsa (negatif arttırılacak) bir noktada I_D akımı 0'a eşit olacaktır. $I_D = 0$ olduğu andaki V_{GS} gerilimi V_P (pinch-off gerilimi) olarak adlandırılır.



Şekil - 1



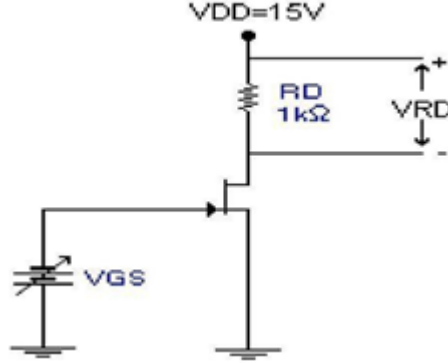
Şekil - 2

Çalışma noktası anındaki akım ve gerilimi hesaplamak için, Şekil 1'deki denklemlerin aynı anda çözülmesi gerekmektedir. Sol taraftaki denklem transistörün transfer denklemidir. Sağ taraftaki ise kendinden ön gerilimlendirilmiş JFET devresi için yük doğrusu denklemidir.

Şekil 2'de Şekil 5'te yer alan gerilim bölücülü ön gerilimlendirilmiş devrenin transfer ve yük doğrusu denklemleri gözükmemektedir. Bu devrede V_P ve I_{DSS} değerlerindeki değişimler bir önceki devrede olduğunun tersine, I_D akımının fazla değişimine sebep olmamaktadır.

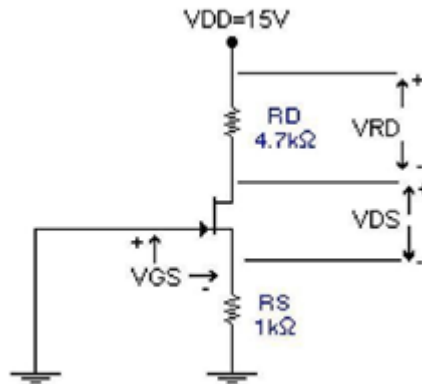
A. İŞLEM BASAMAKLARI:

1. I_{DSS} ve V_P değerlerini bulabilmek için aşağıdaki devreyi kurunuz.



Şekil-3

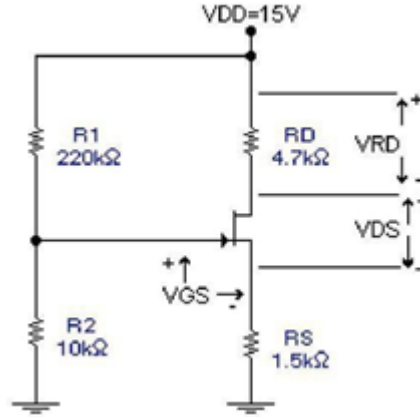
2. $V_{GS} = 0$ V (gate şaseye bağlanacak) iken V_{RD} gerilimini ölçünüz. I_{DSS} akımını aşağıdaki formülü kullanarak hesaplayınız.
3. V_{RD} gerilimi 0V (R_D direnci üzerinden geçen akım 0 olacak şekilde) olacak şekilde V_{GS} gerilimini ayarlayınız. (Negatifliğini artırınız) I_D akımı 0 iken ölçülen V_{GS} gerilimi V_P 'ye eşittir.
4. JFET kendinden ön gerilimlendirilmiş devreyi incelemek için aşağıdaki devreyi kurunuz.



Şekil - 4

5. V_{GS} , V_{DS} , V_{RD} değerlerini ölçüp kaydediniz. V_{RD} değeri I_D akımının hesaplanması için kullanılacaktır.

6. JFET gerilim bölücülü ön gerilimlendirilmiş devreyi incelemek için aşağıdaki devreyi kurunuz.



Şekil –5

7. V_{GS} , V_{DS} ve V_{RD} değerlerini ölçüp, kaydediniz.

B. SORULAR

1. İşlem basamağı 1'de yaptığımız ölçümlerden faydalanarak I_{DSS} ve V_P değerlerini hesaplayınız.

2. Şekil 4'deki devre için çalışma noktası anındaki V_{GS} , V_{DS} ve I_D değerlerini hesaplayınız ve Tablo 1'e kaydediniz. V_{GS} ve I_D değerleri, Şekil 1'deki denklemlerin aynı anda çözümünüyle bulunacaktır. Hesapladığımız değerlerle ölçüm sonuçlarını karşılaştırınız.

3. Şekil 5'teki devre için Soru 2'yi tekrar ediniz.

TABLO 1

	Şekil 4 'teki devre		Şekil5'teki devre	
(Volt)	Ölçüm sonuçlarına göre	Hesaplamalara göre	Ölçüm sonuçlarına göre	Hesaplamalara göre
V_{GS}				
V_{DS}				
V_{RD}				